

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.<sup>7</sup>

H01L 27/13

## [12] 发明专利申请公开说明书

[21] 申请号 00131060.7

[43] 公开日 2001 年 8 月 1 日

[11] 公开号 CN 1306307A

[22] 申请日 2000.12.18 [21] 申请号 00131060.7

[30] 优先权

[32] 1999.12.21 [33] DE [31] 19961683.3

[71] 申请人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 C·科佩蒂 M·弗罗伊斯特

F·H·M·桑德斯

[74] 专利代理机构 中国专利代理(香港)有限公司

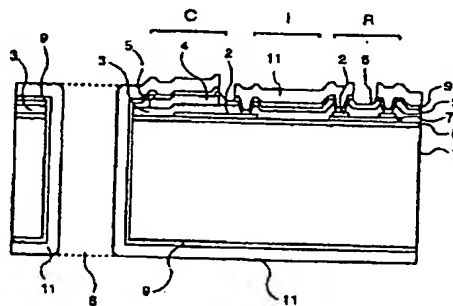
代理人 梁永

权利要求书 3 页 说明书 7 页 附图页数 5 页

[54] 发明名称 具有薄膜电路的模块

[57] 摘要

本发明描述的模块提供有薄膜电路。为了实现具有薄膜电路的模块,在导线轨迹提供在绝缘材料的基底(1)上之后,电容,或电容和电阻,或电容、电阻和电感紧接着直接提供在绝缘材料的基底(1)上。无源元件的部分或全部的整体结合,导致了建立的模块只需要很小的空间。



ISSN 1008-4274

## 权 利 要 求 书

1. 一个模块, 在其绝缘材料的基底上 (1) 提供有薄膜电路, 该模块具有至少一个无源元件, 该元件至少包括

5 结构化成型的第一导电层 (2),

绝缘层 (3), 和

第二导电层 (4),

并具有保护层 (5),

同样还有至少一个接触孔 (6), 它穿过该模块,

10 和金属化物, 它覆盖该模块和该接触孔 (6)。

2. 如权利要求 1 所述的具有所述薄膜电路的模块, 其特征在于: 电阻层 (7) 提供在所述基底 (1) 和所述结构化成型的第一导电层 (2) 之间。

3. 如权利要求 1 所述的具有所述薄膜电路的模块, 其特征在于: 绝缘材料的该基底 (1) 包括, 陶瓷材料、玻璃陶瓷材料、玻璃材料、或具有玻璃平面层或有机材料平面层的陶瓷材料。

4. 如权利要求 3 所述的具有所述薄膜电路的模块, 其特征在于: 绝缘材料的该基底 (1) 包括,  $Al_2O_3$ 、玻璃、或具有玻璃平面层或有机材料平面层的  $Al_2O_3$ 。

5. 如权利要求 1 所述的具有所述薄膜电路的模块, 其特征在于: 隔离层 (8) 提供在该基底 (1) 和所述结构化成型的第一导电层 (2) 之间, 或在该基底 (1) 和所述电阻层 (7) 之间。

6. 如权利要求 1 所述的具有所述薄膜电路的模块, 其特征在于: 所述结构化成型的第一和第二导电层 (2, 4) 包括 Cu、掺杂 Cu 的 Al、掺杂 Mg 的 Al、掺杂 Si 的 Al, 或掺杂 Cu 和 Si 的 Al。

7. 如权利要求 2 所述的具有所述薄膜电路的模块, 其特征在于: 所述电阻层 (7) 包括  $Ni_xCr_yAl_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Si_xCr_yO_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Si_xCr_yN_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Cu_xNi_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) 或  $Ti_xW_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ )。

8. 权利要求 1 所述的具有所述薄膜电路的模块, 其特征在于: 所述绝缘层 (3) 包括  $Si_3N_4$ 、 $SiO_2$ 、 $Si_xO_yN_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Si_xCr_yO_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ ) 或  $Ta_2O_5$ 。

9.如权利要求 1 所述的具有所述薄膜电路的模块,其特征在于:所述保护层(5)包括无机材料。

10.如权利要求 1 所述的具有所述薄膜电路的模块,其特征在于:所述结构化成型的金属化物包括基础层(9)和覆盖层(10)。

5 11.如权利要求 1 所述的具有所述薄膜电路的模块,其特征在于:分立元件提供在所述基底上,在与所述薄膜电路相对的一侧。

12.一种在所述绝缘材料的基底(1)上生产模块的方法,该模块提供有所述薄膜电路,该模块具有至少一个所述无源元件,其特征在于:

10 所述第一导电层(2)沉积在所述基底(1)上,并且结构化成型,  
所述绝缘层(3)沉积在所述结构化成型的第一导电层(2)上,  
所述第二导电层(4)沉积在所述绝缘层(3)上,并且结构化成型,  
所述保护层(5)提供在所述结构化成型的第二导电层(4)上。  
所述绝缘层(3)和所述保护层(5)结构化成型,  
形成至少一个所述接触孔(6),来穿过该模块,并且  
15 所述结构化成型的金属化物,提供在该模块和所述接触孔(6)上。

13.如权利要求 12 所述的方法,其特征在于:,作为第一步,所述隔离层(8)沉积在所述基底(1)上。

14.如权利要求 12 所述的方法,其特征在于:所述电阻层(7)首先提供在所述基底(1)上,或提供在所述隔离层上,并且结构化成型。

20 15.如权利要求 12 所述的方法,其特征在于:,在第一步形成所述接触孔(6),或在提供所述保护层(5)后,形成所述接触孔(6)。

16.如权利要求 12 所述的方法,对于生产结构化成型的所述金属化物,其特征在于:,

25 首先,所述基础层(9)沉积在该模块上,并沉积在所述接触孔(6)中,  
然后,所述光致抗蚀剂层(10)沉积在所述基础层(9)上,并根据需要的所述金属化物的结构来结构化成型,

所述覆盖层(11)沉积在所述基础层(9)上,并且

所述光致抗蚀剂层(10)和所述基础层(9)的适当部分被去除。

30 17.一种提供在所述绝缘材料的基底(1)上的薄膜电路,至少具有一个无源元件,该元件电路至少包括

所述结构化成型的第一导电层 (2),  
所述绝缘层 (3),  
所述第二导电层 (4),  
并提供有所述保护层 (5),  
具有至少一个所述接触孔 (6), 它穿过所述基底 (1), 并且  
具有所述结构化成型的金属化物, 它覆盖所述保护层 (5) 和所述接触孔 (6)。

## 说明书

## 具有薄膜电路的模块

5 本发明涉及的模块提供有薄膜电路，薄膜电路提供在绝缘材料的基底上，本发明还涉及生产方法，用于生产具有薄膜电路的模块，并涉及薄膜电路。

多种电子设备发展的特点在于：后面的几种趋势：小型化；在增强功能性的同时具有较低的价格，或至少不变的价格；更高的可靠性；和更低的能耗。经验显示，在很多消费电子设备中，例如在电视机和录像机这样的设备中，无源元件  
10 的数量占出现的元件总数的 70%。但是，移动电话领域的飞速发展和无线电话设备的持续小型化，导致了对单个元件的更高需求。

在持续小型化过程中，通过提供所谓的 SMD 技术，来实现小型化的一定阶段。这项技术基于小型化的元件（SMD=Surface Mounted Devices，即表面贴装器件），将这些元件直接安装在印刷电路板的表面或陶瓷基底上，而在印刷电路板或陶瓷  
15 基底上提供有导电路径。与传统连线的相应元件相比，SMD 实质上更小。如果不断使用 SMD，电路的表面或空间要求及重量可以减小到原量的二分之一或三分之一。还通过 SMD 技术的优化应用，可以实现成本的节约，因为可以使用较小的印刷电路板。

一种功率放大器模块用于移动电话的高频单元，现在可以通过这一技术来生  
20 产这种模块。在印刷过程中，导电路径提供在基底上。基底用作有源元件和无源元件的载体，有源元件包括例如放大器，而无源元件包括例如电阻、电容和电感。在这种情况下，有源元件通过粘接的方法，以 IC 的形式固定，而无源元件作为 SMD 元件焊接其上。

但是，进一步的小型化使无源 SMD 元件的生产、处理和安装更加困难。通过  
25 使用整体结合的无源元件（IPC），可以避免上述问题。在这项技术中，无源元件例如电阻（R）、电容（C）或电感（L），连接到不可分的基本电路或系统中。依靠在绝缘材料的载体薄板上使用掩膜，通过使用薄膜技术得到所谓的薄膜电路，这种电路与急剧减小的印刷电路板等效。薄膜电路的生产是已知的，并且依靠几个连续的涂层和构造过程，通常可以实现薄膜电路的生产。提供多种形状、组成  
30 和厚度的几层来实现薄膜电路，这样的薄膜电路包括电阻、电容和/或电感的结合。

通过将分立的元件 (SMD), 与具有特殊功能 (例如, 滤波功能) 的有源元件连接, 可以简单地实现电路, 它具有极为不同的无源元件和有源元件。但是, 缺点是所有 SMD 元件必须单独焊接。由于大量焊点需要大的表面区域, 这使得电路非常庞大。

- 5 本发明的目的是提供具有薄膜电路的模块, 它包括在绝缘材料的基底上的无源元件, 或包括无源和有源元件, 该薄膜电路只需要很小的空间。

通过在绝缘材料基底上, 为模块提供薄膜电路来实现这一目的, 薄膜电路至少包括一个无源元件, 该元件至少包括

- 结构化成型的第一导电层,  
10 绝缘层, 和  
第二导电层,  
并具有保护层,  
以及, 至少一个接触孔穿过模块, 和一块金属化物, 它覆盖模块和接触孔。  
在这个薄膜电路中, 基底上不仅提供有导电线路, 而且提供有至少一个无源  
15 元件, 例如电容。无源元件这样直接的整体结合, 使其可能实现整体薄膜电路, 来实质上减小对空间的需求。

在特别优选实施例中, 电阻层提供在基底和结构化成型的第一导电层之间, 使薄膜电路至少包括一个电阻。

- 绝缘材料的基底优选包括陶瓷材料、玻璃陶瓷材料、玻璃材料、或具有玻璃  
20 平面层或有机材料平面层的陶瓷材料。

由这些材料构成的基底可以廉价地生产, 并且对于这些元件的处理成本可以保持得很低。在这种情况下, 基底组成分立元件和 IC 的载体。

特别地, 绝缘材料的基底最好包括  $\text{Al}_2\text{O}_3$ 、玻璃、或具有玻璃平面层或有机材料平面层的  $\text{Al}_2\text{O}_3$ 。

- 25 这些材料与薄膜技术兼容, 并且具有可接受的表面粗糙度。由于  $\text{Al}_2\text{O}_3$  的机械稳定性和导热性, 它特别适于作为基底。

而且, 隔离层最好提供在基底和结构化成型的第一导电层之间, 或在基底和电阻层之间。

- 隔离层可以防止与绝缘层和导电层的粗糙表面发生反应, 这样的反应导致了  
30 电容的短路或差的高频性能。

当结构化成型的第一和第二导电层包括 Cu、掺杂 Cu 的 Al、掺杂 Mg 的 Al、掺杂 Si 的 Al 或掺杂 Cu 和 Si 的 Al 时，会很有利。

而且，电阻层最好包括  $\text{Ni}_x\text{Cr}_y\text{Al}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Si}_x\text{Cr}_y\text{O}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Si}_x\text{Cr}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Cu}_x\text{Ni}_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) 或  $\text{Ti}_x\text{W}_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ )。

依靠例如光刻印刷技术处理，与湿式和干式蚀刻技术相结合，根据在薄膜电路的所述层将完成的功能，在沉积后使这些材料结构化成型。

进一步的优点在于绝缘层包括  $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、 $\text{Si}_x\text{O}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Si}_x\text{Cr}_y\text{O}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ ) 或  $\text{Ta}_2\text{O}_5$ 。

所有这些材料的相对介电常数  $\epsilon_r > 4$ ，这样能够以小的尺寸得到高的电容值。

保护层最好包括无机材料。

保护层保护下面的层不承受机械载荷，并不被潮湿腐蚀。

而且，结构化成型的金属化物最好包括基础层和覆盖层。

在本实施例中，基础层作为它的成核层，用于结构化成型的金属化物覆盖层的电化学沉积。

更为有利地，分立元件提供在基底与薄膜电路相对的一侧上。

硅晶片两侧的这一应用，可以进一步增强封装密度。

本发明进一步涉及制造这种模块的方法，薄膜电路提供在模块的绝缘材料基底上，电路至少包括一个无源元件，其中

第一导电层沉积在基底上，并且结构化成型，  
绝缘层沉积在结构化成型的第一导电层上，  
第二导电层沉积在绝缘层上，并且结构化成型，  
保护层提供在结构化成型的第二导电层上，  
绝缘层和保护层结构化成型，

形成至少一个接触孔来穿过模块，并且  
提供结构化成型的金属化物，来覆盖模块和接触孔。

在特别优选实施例中，第一步是将隔离层沉积在基底上。

在特别优选实施例中，电阻层首先提供在基底或隔离层上，并且结构化成型。

而且，最好在第一步形成接触孔，或在提供保护层后形成接触孔。

根据生产过程，可以在提供保护层后形成接触孔，或在导电路线和整体结合

的无源元件，依靠薄膜技术而被提供之前，形成接触孔。

对于结构化成型金属化物的生产来说，首先，基础层最好沉积在模块上，并沉积在接触孔中，

然后，光致抗蚀剂层沉积在基础层上，并根据需要的金属化物的结构来结构  
5 化成型，

覆盖层沉积在基础层上，并且

光致抗蚀剂层和基础层的确定部分被去除。

本发明还涉及薄膜电路，在绝缘材料的基底上，提供有至少一个无源元件，  
薄膜电路至少包括

10 结构化成型的第一导电层，

绝缘层，

第二导电层，

并提供有保护层，

具有至少一个接触孔，接触孔穿过基底，并且

15 具有结构化成型的金属化物，它覆盖保护层和接触孔。

下面，将参考五幅图和三个实施例，更具体地解释本发明。

在图中：

图 1 示意地画出了根据本发明的模块的剖面结构，模块提供有薄膜电路，薄膜电路包括电容、电阻和导电路径的电感，并且

20 图 2 到图 5 画出了具有薄膜电路的模块的生产顺序。

在图 1 中，具有薄膜电路的模块具有基底 1，基底 1 包括例如陶瓷材料、玻璃陶瓷材料、玻璃材料，或具有玻璃平面层或有机材料平面层的陶瓷材料。基底 1 最好包括  $Al_2O_3$ 、玻璃、具有玻璃平面层的  $Al_2O_3$ 、具有聚酰胺材料平面层的  $Al_2O_3$ 、或具有聚苯环丁烯平面层的  $Al_2O_3$ 。隔离层 8 可以提供在这个基底 1 上，包括例如  
25  $Si_3N_4$ 。电阻层 7 沉积在基底 1 或隔离层 8 上，并且结构化成型。这个结构化成型的电阻层 7 可以包括，例如  $Ni_xCr_yAl_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Si_xCr_yO_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Si_xCr_yN_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $Cu_xNi_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) 或  $Ti_xW_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ )。第一导电层 2 提供在这个电阻层 7 上，并且结构化成型。绝缘层 3 出现在这个结构化成型的第一导电层 2  
30 上，绝缘层 3 通常覆盖基底 1 的整个表面区域，并且只在适当位置中断，来建立



到结构化成型的第一导电层 2 的通路。绝缘层 3 可以包括例如,  $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、 $\text{Si}_x\text{O}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ ) 或  $\text{Ta}_2\text{O}_5$ 。第二导电层 4 沉积在绝缘层 3 上, 并且结构化成型。第一导电层 2 和第二导电层 4 可以包括例如, Cu、Al、掺杂少量百分比 Cu 的 Al、掺杂少量百分比 Si 的 Al、掺杂少量百分比 Mg 的 Al, 或掺杂少量百分比 Cu 和 Si 的 Al。结构化成型的无机材料保护层 5 位于基底 1 的整个表面上, 无机材料是例如  $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$  或  $\text{Si}_x\text{O}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )。但是可选地, 可以使用有机材料, 例如聚酰胺或聚苯环丁烯。提供有薄膜电路的模块还具有至少一个接触孔 6。模块与接触孔一起, 被结构化成型的金属化物包围, 金属化物依次包括基础层 9。而且, 一个或多个金属层最好可以提供在基础层 9 上。在这种情况下, 金属层 9 包括例如 Cr/Cu, 对于覆盖层 11 的电化学沉积, 金属层 9 用作成核层。覆盖层 11 包括例如 Cu/Ni/Au。

而且, 电源触点可以固定在模块彼此相反的两侧上。Cr/Cu、Ni/Sn 或 Cr/Cu、Cu/Ni/Sn 或 Cr/Ni、Pb/Sn 的电镀 SMD 端触点, 突起端触点, Cr/Cu、Cu/Ni/Au 的堞墙, 包括 Cr/Cu/Ni 层、并使 Sn 或 PbSn 合金球排列在层上的球栅阵列, 或 Cr/Cu 的平面格状阵列, 可以用作电源触点。

提供有薄膜电路的这样的模块, 可以用于例如生产功率放大器, 这种功率放大器用于移动电话的高频单元。

在生产具有薄膜电路的模块的过程中, 隔离层 8 可以包括例如  $\text{Si}_3\text{N}_4$ , 在图 2 所示的处理步骤 I 中, 隔离层 8 沉积在基底 1 上, 基底包括例如陶瓷材料、玻璃陶瓷材料、玻璃材料, 或具有玻璃平面层或有机材料平面层的陶瓷材料, 有机材料可以是例如聚酰胺或聚苯环丁烯。电阻层 7 可以沉积并且结构化成型在隔离层 8 上, 或可选地沉积并且结构化成型在基底 1 上 (图 2 中的步骤 II)。电阻层 7 可以包括例如,  $\text{Ni}_x\text{Cr}_y\text{Al}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Si}_x\text{Cr}_y\text{O}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Si}_x\text{Cr}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )、 $\text{Cu}_x\text{Ni}_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) 或  $\text{Ti}_x\text{W}_y$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ )。第一导电层 2 沉积在电阻层 7 的部分上, 或可选地沉积在基底 1 上, 还沉积在隔离层 8 上, 并且第一导电层 2 结构化成型 (图 2 中的步骤 III)。绝缘层 3 沉积在基底 1 的整个表面上 (图 2 中的步骤 IV)。绝缘层 3 最好包括  $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、 $\text{Si}_x\text{O}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ ) 或  $\text{Ta}_2\text{O}_5$ 。在图 3 的步骤 I 中, 第二导电层 4 随后沉积在绝缘层 3 上, 并且结构化成型。第一导电层 2 和第二导电层 4 可以包括例如, Cu、Al、掺杂少量百分比 Cu 的 Al、

掺杂少量百分比 Si 的 Al、掺杂少量百分比 Mg 的 Al，或掺杂少量百分比 Cu 和 Si 的 Al。在图 3 的步骤 II 中，无机材料的保护层 5 提供在整个薄膜电路上。可以使用的无机材料是，例如  $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、 $\text{Si}_x\text{O}_y\text{N}_z$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ )。可选地，有机材料也可以用作保护层材料，例如聚苯环丁烯或聚酰胺。然后，保护层 5 和绝缘层 3 结构化成型（图 3 中的步骤 III）。在使用光致抗蚀剂材料的情况下，可以依靠光刻金属板印刷处理来结构化成型，或者可选地，依靠湿式化学腐蚀或干式蚀刻技术来结构化成型。而且，至少一个接触孔 6 穿过基底 1，接触孔 6 依靠激光来形成（图 3 中的步骤 IV）。

在图 4 的步骤 II 中，提供有覆盖模块和接触孔 6 的第一基础层 9，用来实现使金属化物结构化成型的目的。这个金属层包括例如，Cr/Cu。在下面的步骤中，光致抗蚀剂层 10 依靠光刻印刷处理，沉积在基础层 9 上，并且结构化成型，光刻印刷处理使光致抗蚀剂层 10 具有的图样，符合所需的金属化物的结构（图 4 中的步骤 III）。然后，包括例如 Cu/Ni/Au 的覆盖层 11，以电化学方式沉积在基础层 9 上（图 5 中的步骤 II）。在去除光致抗蚀剂材料 10 后，没有被覆盖层 11 覆盖的基础层 9 部分，在蚀刻浴中被去除。

而且，电源触点可以固定在模块彼此相反的两侧上。Cr/Cu、Ni/Sn 或 Cr/Cu、Cu/Ni/Sn 或 Cr/Ni、Pb/Sn 的电镀 SMD 端触点，突起端触点，Cr/Cu、Cu/Ni/Au 的堞墙，包括 Cr/Cu/Ni 层、并使 Sn 或 PbSn 合金球排列在层上的球栅阵列，或 Cr/Cu 的平面格状阵列，可以用作电源触点。

可选地，在导线轨迹和整体结合的无源元件通过薄膜技术提供之前，可以形成接触孔 6。

本发明的实施例将在下面解释，这些实施例代表本发明如何在实际中实现的例子。

#### 实施例 1:

结构化成型的  $\text{Si}_3\text{N}_4$  隔离层 8 提供在  $\text{Al}_2\text{O}_3$  的基底 1 上， $\text{Al}_2\text{O}_3$  的基底 1 具有玻璃平面层。 $\text{Ni}_{0.3}\text{Cr}_{0.6}\text{Al}_{0.1}$  的电阻层 7 沉积在隔离层 8 上，并且结构化成型。第一导电层 2 的材料选用掺杂 4%Cu 的 Al，第一导电层 2 沉积在电阻层 7 的部分和隔离层 8 的部分上，并且结构化成型。在下面的步骤中， $\text{Si}_3\text{N}_4$  的绝缘层 3 沉积在基底 1 的整个表面上。第二导电层 4 的材料选用掺杂 4%Cu 的 Al，第二导电层 4 沉积在绝缘层 3 上，并且结构化成型。完整的薄膜电路提供有  $\text{Si}_3\text{N}_4$  的保护层 5。绝缘

层 3 和保护层结构化成型, 结果使第一导电层和/或电阻层形成电接触。而且, 穿过基底 1 的几个接触孔 6 依靠激光来形成。提供的金属化物包括 Cr/Cu 的基础层 9 和 Cu/Ni/Au 的覆盖层 11, 金属化物 9 包围模块, 并提供在接触孔 6 中。而且, 球栅阵列包括 Cr/Cu/Ni 层和 Sn 球, 球栅阵列固定在模块的两侧, 作为电源触点。

5 模块装备有薄膜电路, 通过进一步提供适当的无源元件和有源元件, 来形成功率放大器, 这个功率放大器用于移动电话的高频单元。

#### 实施例 2:

Si<sub>3</sub>N<sub>4</sub> 隔离层 8 提供在 Al<sub>2</sub>O<sub>3</sub> 的基底 1 上, 并且结构化成型。第一导电层 2 的材料选用掺杂 4%Cu 的 Al, 第一导电层 2 沉积在隔离层 8 上, 并且结构化成型。  
10 在下面的步骤中, Ta<sub>2</sub>O<sub>5</sub> 的绝缘层 3 沉积在基底 1 的整个表面上, 并且结构化成型。第二导电层 4 的材料选用掺杂 4%Cu 的 Al, 第二导电层 4 沉积在绝缘层 3 上, 并且结构化成型。整个薄膜电路提供有 Si<sub>3</sub>N<sub>4</sub> 的保护层 5。而且, 完全穿过基底 1 的几个接触孔 6 依靠激光来形成。提供的金属化物包括 Cr/Cu 的基础层 9 和 Cu/Ni/Au 的覆盖层 11, 金属化物包围整个模块, 并提供在接触孔 6 中。Cr/Cu、Cu/Ni/Au  
15 的堉墙固定在模块的两侧, 作为电源触点。

这样得到的模块具有薄膜电路, 它进一步用于生产移动电话中的带通滤波器。

#### 实施例 3:

为了生产具有薄膜电路的模块, 在具有玻璃平面层 Al<sub>2</sub>O<sub>3</sub> 的基底 1 上, 沉积有 Si<sub>3</sub>N<sub>4</sub> 的隔离层 8, 并且隔离层 8 结构化成型。Ti<sub>0.1</sub>W<sub>0.9</sub> 的电阻层 7 沉积在这个隔离层 8 上, 并且结构化成型。然后沉积第一导电层 2, 并且第一导电层 2 结构化成型。  
20 Si<sub>3</sub>N<sub>4</sub> 的绝缘层 3 沉积在这个结构化成型的第一导电层 2 上。然后第二导电层 4 沉积在绝缘层 3 上, 并且结构化成型。第一导电层 2 和第二导电层 4 包括掺杂 4%Si 的 Al。Si<sub>3</sub>N<sub>4</sub> 的保护层 5 提供在模块上。电通路通过保护层 5 和绝缘层 3 而蚀刻, 它用于电接触。然后, 几个接触孔 6 由激光来形成, 使之完全穿过基底 1。在下面的步骤中, 包括 Cr/Cu 的基础层, 沉积在整个模块周围和接触孔 6 中。然后光致抗蚀剂层 10 提供在基础层 9 上。在光刻金属板印刷处理中, 这个光致抗蚀剂层 10 结构化成型, 使其具有的图样符合需要的金属化物的结构。在下面的步骤中, Cu/Ni/Au 的覆盖层 11 以电化学方式, 沉积在 Cr/Cu 的基础层 9 上, 其后光致抗蚀剂层 10 被去除。而且, 球栅阵列包括 Cr/Cu/Ni 层和 Sn 球, 球栅阵列固定在模块  
25 的两侧, 作为电源触点。  
30

说明书附图

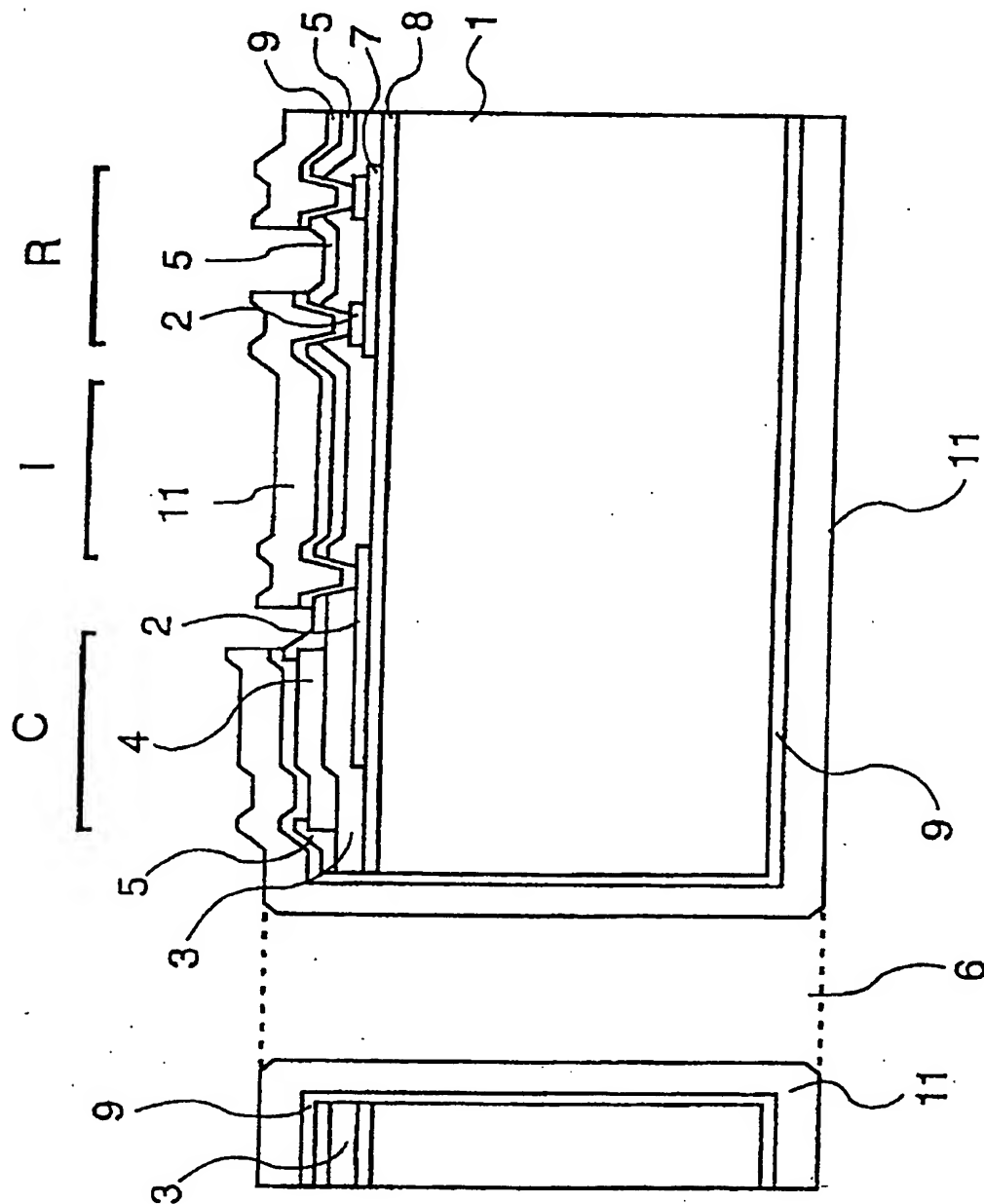


图 1

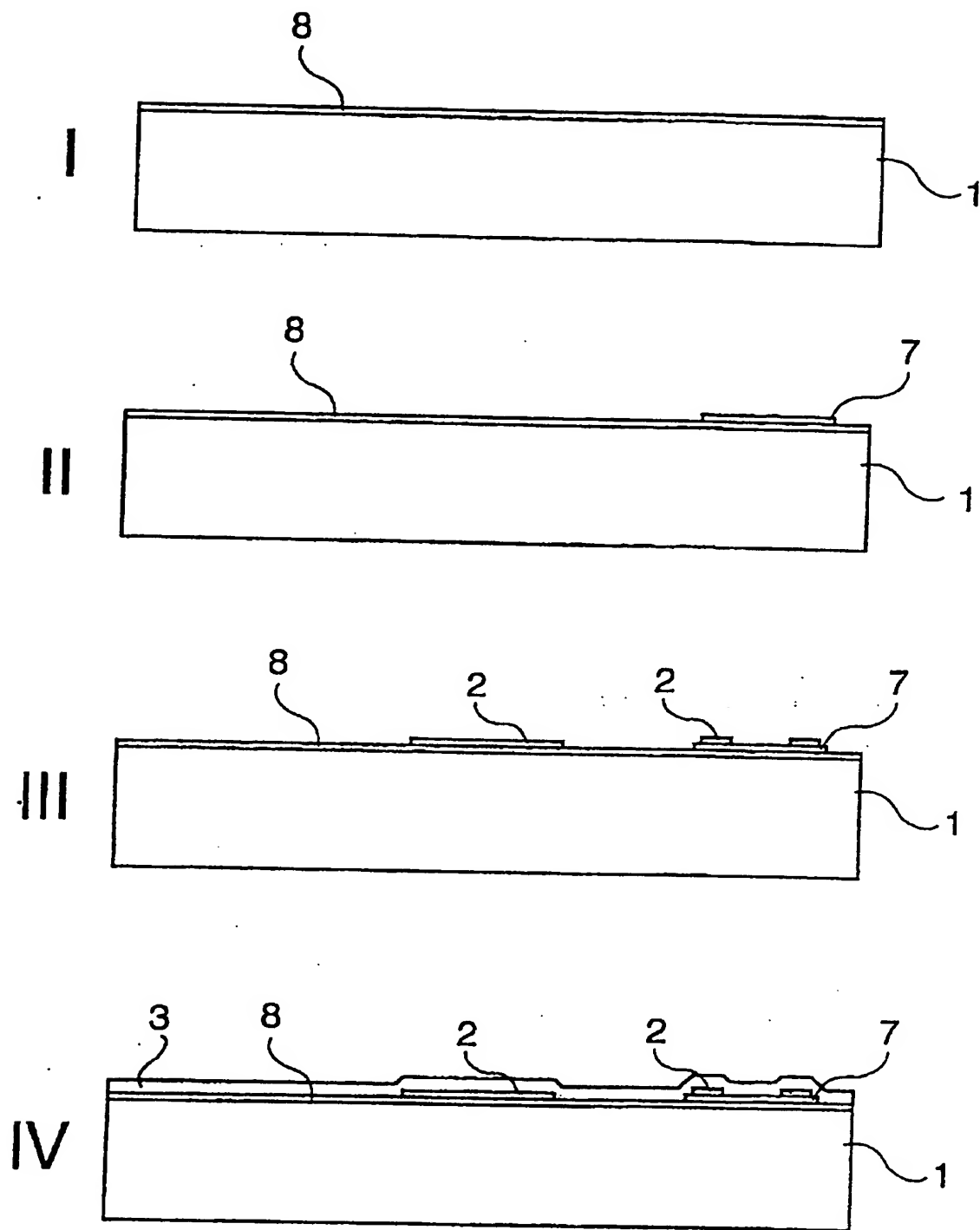


图 2

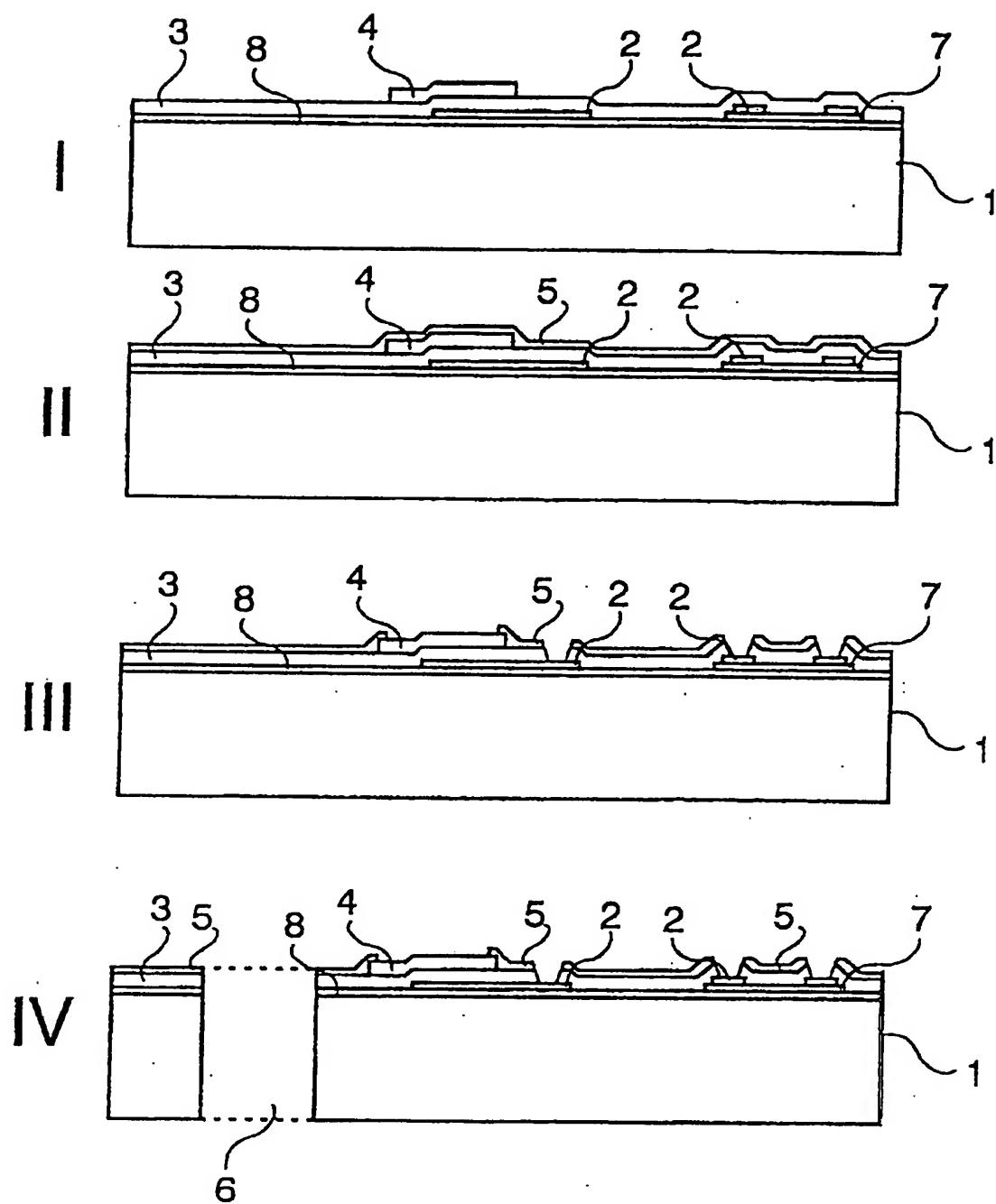


图 3

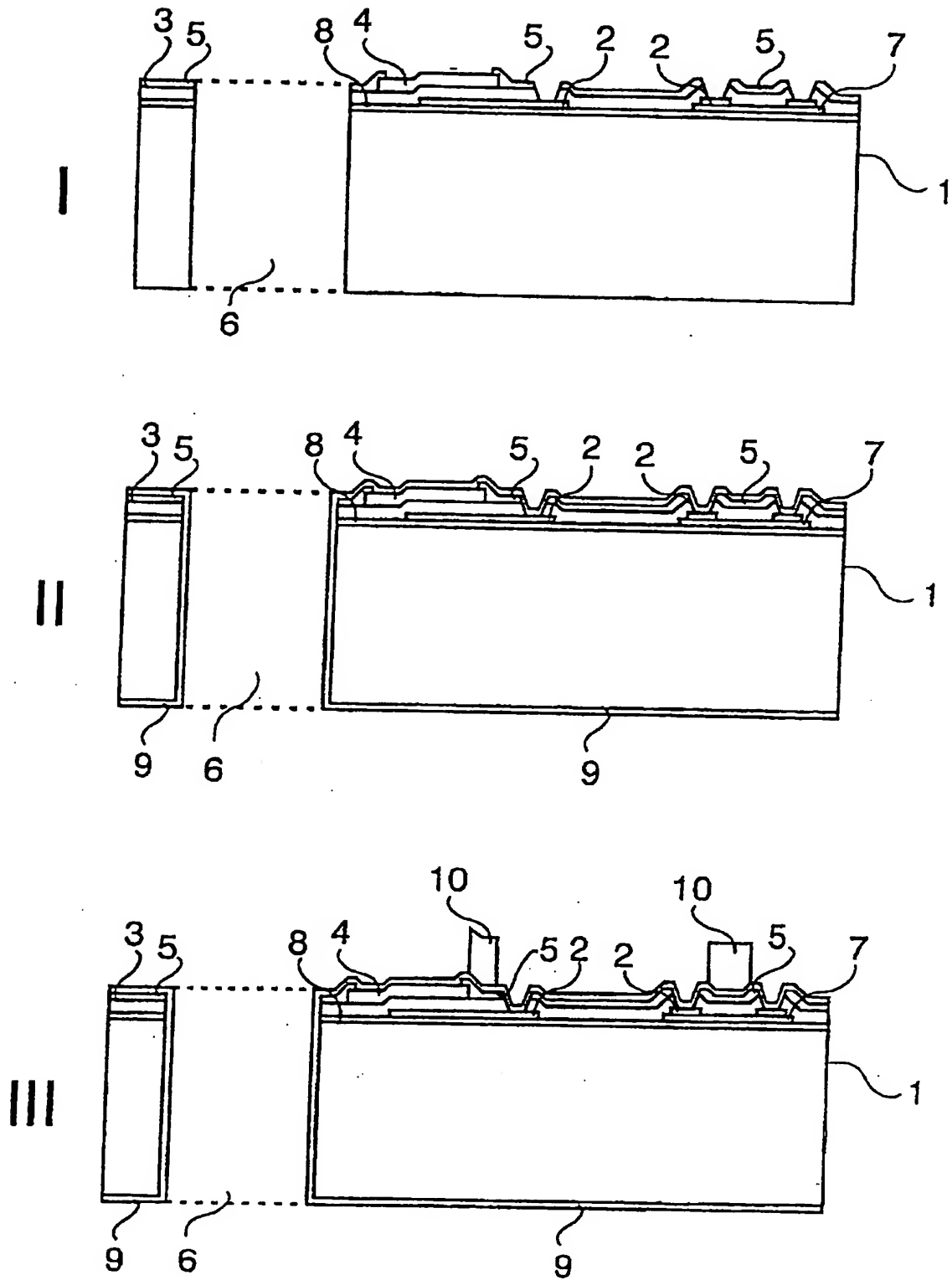


图 4

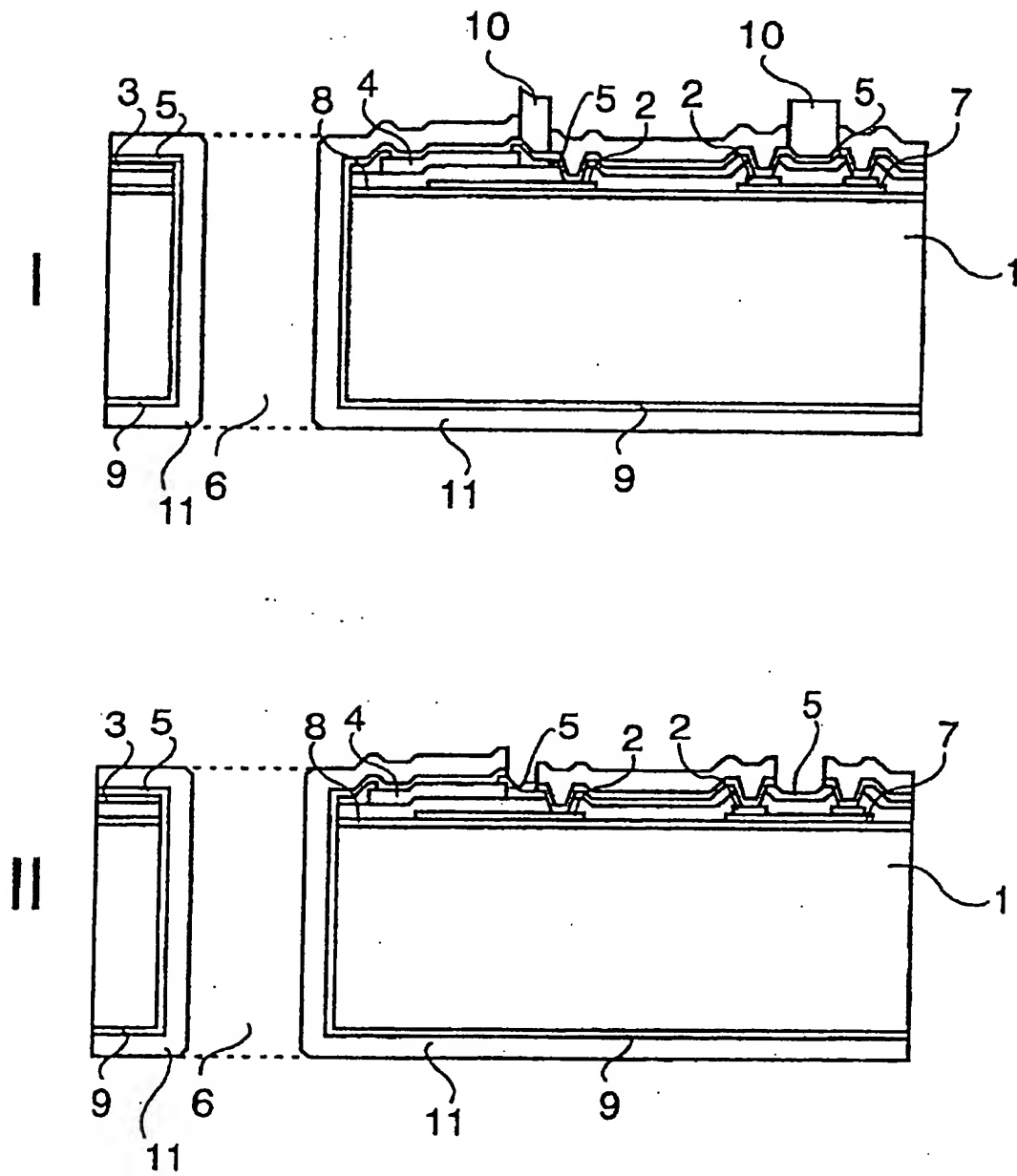


图 5